

Practitioner's Docket No. 1406/180

**PATENT**

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of: Armin Mrasek

Application No.: 10/763,527

Group No.: To Be Assigned

Filed: January 23, 2004

Examiner: To Be Assigned

Confirmation No.: 9209

For: SLAVE CIRCUIT AND METHOD FOR INITIALIZING A SLAVE CIRCUIT

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

**TRANSMITTAL OF CERTIFIED COPY**

Attached please find the certified copy of the foreign application from which priority is claimed for this case:

Country: DE

Application Number: 103 05 080.9

Filing Date: 02/07/2003

Date: 5/27/04

Richard E. Jenkins  
Registration No. 28,428  
Customer No. 25297

---

**CERTIFICATE OF MAILING (37 C.F.R. § 1.8(a))**

I hereby certify that this paper (along with any paper referred to as being attached or enclosed) is being deposited with the United States Postal Service on the date shown below with sufficient postage as first class mail in an envelope addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

Date: May 27, 2004

  
Gayle W. Chaney

**WARNING:** "Facsimile transmissions are not permitted and if submitted will not be accorded a date of receipt" for "(4) Drawings submitted under §§ 1.81, 1.83 through 1.85, 1.152, 1.165, 1.174, 1.437 . . . ." 37 C.F.R. § 1.6(d)(4).



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 103 05 080.9

**Anmeldetag:** 07. Februar 2003

**Anmelder/Inhaber:** Infineon Technologies AG,  
81669 München/DE

**Bezeichnung:** Slave-Schaltung und Verfahren zur  
Initialisierung einer Slave-Schaltung

**IPC:** G 06 F 13/42

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 26. Februar 2004  
**Deutsches Patent- und Markenamt**  
**Der Präsident**  
Im Auftrag

Klostermeyer

## Beschreibung

Slave-Schaltung und Verfahren zur Initialisierung  
einer Slave-Schaltung

5

Die Erfindung betrifft eine durch eine Masterschaltung initialisierbare Slave-Schaltung.

10

Figur 1 zeigt eine Schaltungsanordnung nach dem Stand der Technik, bei der eine Master-Schaltung mit zwei Slave-Schaltungen sternförmig verschaltet ist. Die Slave-Schaltungen verfügen im Gegensatz zur Masterschaltung über keine Recheneinheit zum Durchführen eines abgespeicherten Programms. Der Datenausgang der Master-Schaltung ( $D_{out}$ ) ist über einen ersten Datenbus mit den Dateneingängen ( $D_{in}$ ) der Slave-Schaltung A, B verbunden. Die Datenausgänge der Slave-Schaltung Slave A, Slave B sind über einen weiteren Datenbus mit dem Dateneingang der Masterschaltung verbunden. Bei den Datenleitungen kann es sich um eine einzige Datenleitung zur seriellen Datenübertragung oder um einen Datenbus zur parallelen Datenübertragung handeln. Bei der in Figur 1 dargestellten Schaltungsanordnung selektiert der Master über eine jeweilige Chip-Auswahlleitung (Chip-Select) eine Slave-Schaltung zur Datenübertragung. Eine Slave-Schaltung wird über die ihr zugehörige Auswahlleitung durch die Master-Schaltung zum Lesen von Daten oder zum Schreiben von Daten selektiert. An den zu dem Dateneingang  $D_{in}$  der Master-Schaltung hin führenden Datenleitungen können optional sog. Pull-Up-Widerstände vorgesehen werden. Die an den Datenausgangsleitungen der Slave-Schaltungen vorgesehenen Pull-Up-Widerstände erlauben den Betrieb mit Open-Drain Ausgangstreibern, was Schäden verhindert, wenn verschiedene Slave-Schaltungen gleichzeitig unterschiedliche Daten auf einer Datenleitung zu der Master-Schaltung übertragen.

35

Bei der in Figur 1 dargestellten Schaltungsanordnung ist für jede Slave-Schaltung Slave A, Slave B eine eigenständige

Chip-Select Leitung vorgesehen. Bei einer alternativen Ausführungsform gibt die Master-Schaltung ein Adresssignal über einen Adressbus aus, der mit einer Dekodierschaltung verbunden ist. Der Adressbus überträgt beispielsweise eine 8 Bit Adresse von der Master-Schaltung an die Dekodierschaltung, die daraus 256 ( $= 2^8$ ) verschiedene Chip-Select Signale an maximal 256 verschiedene Slave-Schaltungen abgibt. Eine derartige separate Dekodierschaltung wird auch als sog. glue logic bezeichnet.

Figur 2 zeigt ein Zeitablaufdiagramm der Datenübertragung bei einem seriell gesteuerten Interface (SCI) bei der in Figur 1 dargestellten Schaltungsanordnung.

Ein Nachteil der in Figur 1 dargestellten Schaltungsanordnung besteht darin, dass für jede Slave-Schaltung eine eigenständige Chip-Select Leitung bzw. eine zusätzliche Adressdekodierschaltung vorgesehen werden muss. Ferner sind Pull-Up-Widerstände für die Datenausgangsleitungen der Slave-Schaltungen notwendig.

Es wurde daher die in Figur 3 dargestellte Schaltungsanordnung vorgeschlagen, bei der die Chip-Select Auswahlleitungen zur Ansteuerung der Slave-Schaltungen Slave A, Slave B entfallen. Bei der in Figur 3 dargestellten Schaltungsanordnung ist der Datenausgang der Master-Schaltung über einen ersten Datenbus bzw. eine erste Datenleitung mit allen sternförmig verschalteten Slave-Schaltungen Slave A, Slave B verbunden. In gleicher Weise sind die Datenausgänge  $D_{out}$  der Slave-Schaltungen über einen weiteren Datenbus bzw. Datenleitung mit einem Dateneingang ( $D_{in}$ ) der Master-Schaltung verbunden. Die Daten werden bei der in Figur 3 dargestellten Schaltungsanordnung zu der Master-Schaltung und den Slave-Schaltungen mittels Datenrahmen übertragen. Die Datenrahmen können in einem beliebigen Datenübertragungsprotokoll, beispielsweise dem HDLC-Datenübertragungsprotokoll, von der Master-Schaltung zu der Slave-Schaltung übertragen werden. Die Datenrahmen bein-

halten Verwaltungsdaten bzw. Headerdaten und Nutzdaten bzw. Payload-Daten. Die Verwaltungsdaten umfassen ein Adressdatenfeld mit der die Slave-Schaltungen Slave A, Slave B adressiert werden. Bei der in Figur 3 dargestellten Schaltungsanordnung ist jede Slave-Schaltung mit einem zugehörigen, in der Regel fest verdrahteten (pin strapped) Adressregister verbunden, an der die Adresse der Slave-Schaltung abgelegt ist. Die Slave-Schaltung extrahiert entsprechend dem Datenverarbeitungsprotokoll die in dem übertragenen Datenrahmen enthaltene Slave-Adresse und vergleicht sie mit der in dem Adressregister fest verdrahteten Ansprechadresse der Slave-Schaltung. Sind die beiden Adressen identisch, so übernimmt die Slave-Schaltung die in dem Datenrahmen enthaltenen Nutzdaten zur weiteren Datenverarbeitung.

Figur 4 zeigt ein Zeitablaufdiagramm der Datenübertragung bei der in Figur 3 dargestellten Schaltungsanordnung. Die Master-Schaltung und die Slave-Schaltung werden über ein gemeinsames Taktsignal getaktet. Die Master-Schaltung zeigt beispielsweise über ein Flag Byte die Datenübertragung an und selektiert die gewünschte Slave-Schaltung über ein Adress-Byte. Die folgenden Nutzdaten werden durch die ausgewählte Slave-Schaltung verarbeitet.

Figur 5 zeigt den schaltungstechnischen Aufbau einer Slave-Schaltung bei der in Figur 3 dargestellten Schaltungsanordnung. Die Slave-Schaltung besteht im wesentlichen aus einer Datenübertragungsschnittstelle zum Empfang und zur Abgabe von Datenrahmen sowie aus einer internen Datenverarbeitungseinheit zur Verarbeitung der in den Datenrahmen übertragenen Nutzdaten. Die Adresse der Slave-Schaltung ist in einem in der Regel fest verdrahteten Adressspeicher hinterlegt. Alternativ kann der Adressspeicher auch programmierbar sein.

Der Nachteil der in Figur 5 dargestellten Slave-Schaltung besteht darin, dass die Slave-Schaltung bei Integration auf einem Chip mindestens  $3+N$  Anschluss-Pins benötigt, nämlich einen

Anschluss-Pin für das Taktsignal (CLK), mindestens einen Anschluss für eine Dateneingangsleitung, mindestens einen Anschluss für eine Datenausgangsleitung und N Anschlussleitungen zum Anschluss an das fest verdrahtete Adressregister, wenn die Adresse N Bits umfasst. Die relativ hohe Anzahl von Anschluss-Pins bzw. Anschluss-Pads erschwert die Miniaturisierung und Integration der in Figur 5 dargestellten Slave-Schaltung nach dem Stand der Technik.

Es ist daher die Aufgabe der vorliegenden Erfindung, eine initialisierbare Slave-Schaltung zu schaffen, die eine minimale Anzahl von Anschluss-Pins benötigt.

Diese Aufgabe wird erfindungsgemäß durch eine Slave-Schaltung mit den im Patentanspruch 1 angegebenen Merkmalen gelöst.

Die Erfindung schafft eine Slave-Schaltung mit einer Datenübertragungsschnittstelle zur Übertragung von Datenrahmen, einem Adressregister zum Speichern einer Adresse, einem Komparator zum Vergleichen der in dem Adressregister gespeicherten Adresse mit einer an die Datenübertragungsschnittstelle in einem Datenrahmen übertragenen Adresse, und mit einem Anzeigeregister, das die Initialisierung der Slave-Schaltung anzeigt, wenn die an die Datenübertragungsschnittstelle der Slave-Schaltung übertragene Adresse identisch mit einer vorbestimmten Initialisierungsadresse (UIA (Un Initialized Address)) für die Slave-Schaltung ist.

Bei einer bevorzugten Ausführungsform der erfindungsgemäßen Slave-Schaltung besitzt die Datenübertragungsschnittstelle einen externen Dateneingang zum Empfangen von Datenrahmen von einer Master-Schaltung, einen externen Datenausgang zur Abgabe von Daten an die Masterschaltung, einen internen Datenausgang zur Abgabe der aus dem empfangenen Datenrahmen entsprechend einem Datenübertragungsprotokoll extrahierten Daten an eine Datenverarbeitungseinheit,

einen internen Adressausgang zur Abgabe einer aus dem empfangenen Datenrahmen entsprechend dem Datenübertragungsprotokoll extrahierten Adresse an die Datenverarbeitungseinheit und einen Taktsignaleingang zum Empfang eines Taktsignals.

5

Die übertragenen Datenrahmen umfassen vorzugsweise mindestens ein erstes Datenfeld für eine Adresse und ein zweites Datenfeld zur Übertragung von Daten.

10 In dem Adressregister der Slave-Schaltung ist vor der Initialisierung durch die Master-Schaltung vorzugsweise die Initialisierungsadresse abgespeichert.

Bei einer besonders bevorzugten Ausführungsform speichert das  
15 Adressregister die an die Datenübertragungsschnittstelle in dem zweiten Datenfeld des Datenrahmens übertragenen Daten als zukünftige Adresse der Slave-Schaltung ab, wenn die in dem ersten Datenfeld des Datenrahmens übertragene Adresse identisch mit der vorbestimmten Initialisierungsadresse ist.

20

Bei dem Anzeigeregister handelt es sich vorzugsweise um ein Flip-Flop, das durch den Komparator angesteuert wird.

Bei der erfindungsgemäßen Slave-Schaltung ist vorzugsweise  
25 eine Sperrlogik vorgesehen, die den externen Datenausgang der Datenübertragungsschnittstelle sperrt, wenn das Anzeigeregister keine Initialisierung der Slave-Schaltung anzeigt.

Bei einer bevorzugten Ausführungsform der erfindungsgemäßen  
30 Slave-Schaltung ist der externe Datenausgang in einem inaktiven Zustand der Datenübertragungsschnittstelle logisch hoch und das Anzeige Flip-Flop ist ebenfalls logisch hoch, wenn die Slave-Schaltung nicht initialisiert ist.

35 Bei dieser besonders bevorzugten Ausführungsform umfasst die Sperrlogik

ein Oder-Gatter, dessen erster Eingang mit dem externen Eingang der Datenübertragungsschnittstelle und dessen zweiter Eingang mit dem Anzeige Flip-Flop verbunden ist und  
ein Und-Gatter, dessen erster Eingang mit dem Ausgang des  
5 Oder-Gatters und dessen zweiter Eingang mit dem externen Datenausgang der Datenübertragungsschnittstelle verbunden ist.

Bei einer besonders bevorzugten Ausführungsform der erfindungsgemäßen Slave-Schaltung ist der Sperrlogik ein Synchronisier-Flip-Flop nachgeschaltet.  
10

Die erfindungsgemäße Slave-Schaltung ist vorzugsweise mit mindestens einer weiteren Slave-Schaltung seriell verschaltbar, wobei jeweils der Ausgang eines Synchronisier-Flip-Flops  
15 einer Slave-Schaltung mit dem externen Dateneingang der weiteren Slave-Schaltung verbunden ist.

Die seriell verschalteten Slave-Schaltungen sind vorzugsweise mit einer Master-Schaltung in einer Ringstruktur verschaltet,  
20 wobei der externe Dateneingang der ersten Slave-Schaltung mit einem Datenausgang der Master-Schaltung verbunden ist und der Ausgang des Synchronisier-Flip-Flops der letzten Slave-Schaltung mit einem Dateneingang der Master-Schaltung verbunden ist.

25 Die seriell verschalteten Slave-Schaltungen weisen vorzugsweise eine gemeinsame vorbestimmte Initialisierungsadresse (UIA) auf.

30 Bei einer besonders bevorzugten Ausführungsform der erfindungsgemäßen Slave-Schaltung ist die Slave-Schaltung als integrierte Schaltung mit drei Anschlüssen ausgebildet, nämlich einem ersten Anschluss, der mit dem externen Dateneingang der Datenübertragungsschnittstelle verbunden ist,  
35 einem zweiten Anschluss, der mit dem Ausgang des Synchronisier-Flip-Flops verbunden ist und



einem dritten Anschluss, der mit dem Takteingang der Datenübertragungsschnittstelle und dem Takteingang des Synchronisier-Flip-Flops verbunden ist.

- 5 Bei dem Datenübertragungsprotokoll zur Übertragung der Datenrahmen handelt es sich vorzugsweise um das HDLC-Protokoll.

Eine weitere Aufgabe der Erfindung besteht darin, ein Verfahren zur Initialisierung von Slave-Schaltungen zu schaffen,  
10 bei der die Initialisierung mit minimalem schaltungstechnischen Aufwand durchgeführt werden kann.

Diese Aufgabe wird erfindungsgemäß durch ein Verfahren mit den im Patentanspruch 16 angegebenen Merkmalen gelöst.

15

Die Erfindung schafft ein Verfahren zur Initialisierung von Slave-Schaltungen, die mit einer Master-Schaltung in einer Ringstruktur verschaltet sind,  
wobei die Master-Schaltung Initialisierungs-Datenrahmen, die  
20 jeweils eine in den Slave-Schaltungen gespeicherte, gemeinsame Initialisierungsadresse (UIA) und eine durch die Master-Schaltung zugewiesene Adresse für die Slave-Schaltung enthalten, an die seriell verschalteten Slave-Schaltungen sendet bis die Master-Schaltung einen von ihr selbst gesendeten Initialisierungs-Datenrahmen empfängt.

25

Bei einer bevorzugten Ausführungsform des erfindungsgemäßen Initialisierungsverfahrens sperrt eine Slave-Schaltung eine Weiterleitung eines Datenrahmens an eine nachgeschaltete Slave-Schaltung so lange, bis sie durch einen empfangenen Initialisierungs-Datenrahmen initialisiert wird.

30

Bei einer bevorzugten Ausführungsform des erfindungsgemäßen Initialisierungsverfahrens speichert eine Slave-Schaltung bei  
35 Empfang eines Initialisierungs-Datenrahmens die in den Initialisierungsdatenrahmen enthaltene Adresse als zukünftige eigene Adresse ab.

Im weiteren werden bevorzugte Ausführungsformen der erfindungsgemäßen Slave-Schaltung sowie des erfindungsgemäßen Initialisierungsverfahrens unter Bezugnahme auf die beigefügten  
5 Figuren zur Erläuterung erfindungswesentlicher Merkmale beschrieben. Es zeigen:

Figur 1 eine Master-Slave-Schaltungsanordnung nach dem Stand der Technik.

10

Figur 2 ein Signalablaufdiagramm der Datenübertragung bei der in Figur 1 dargestellten Schaltungsanordnung nach dem Stand der Technik.

15 Figur 3 eine weitere Master-Slave Schaltungsanordnung nach dem Stand der Technik.

Figur 4 ein Zeitablaufdiagramm der Datenübertragung bei der in Figur 3 dargestellten Schaltungsanordnung nach dem Stand  
20 der Technik.

Figur 5 ein Blockschaltbild einer Slave-Schaltung nach dem Stand der Technik;

25 Figur 6 ein Blockschaltbild einer bevorzugten Ausführungsform der erfindungsgemäßen Slave-Schaltung;

Figur 7 ein Diagramm zur Erläuterung der Struktur eines an die erfindungsgemäße Slave-Schaltung übertragenen Datenrahmens;  
30

Figur 8 eine Master-Slave Schaltungsanordnung gemäß der Erfindung;

35 Figur 9 Ablaufdiagramme zur Erläuterung der Funktionsweise des erfindungsgemäßen Initialisierungsverfahrens.

Wie man aus Figur 6 entnehmen kann, umfasst die erfindungsge-  
mäßige Slave-Schaltung 1 eine Datenübertragungsschnittstelle 2,  
die über eine Dateneingangsleitung 3 mit einem externen Da-  
teneingang 4 verbunden ist. Die Datenübertragungsschnittstel-  
5 le 2 empfängt über die interne Datenleitung 3 die an dem ex-  
ternen Dateneingang 4 von einer nicht dargestellten Master-  
Schaltung empfangenen Datenrahmen. Die Datenübertragungs-  
schnittstelle 2 wird mit einem Taktsignal getaktet, das von  
einem externen Taktsignaleingang 5 über eine interne Taktlei-  
10 tung 6 an die Datenübertragungsschnittstelle 2 angelegt wird.  
Die Datenübertragungsschnittstelle 2 verarbeitet die empfan-  
genen Datenrahmen, die beispielsweise die in Figur 7 darge-  
stellte Datenstruktur aufweisen, entsprechend einem vorgege-  
benen Datenübertragungsprotokoll, beispielsweise dem HDLC-  
15 Datenübertragungsprotokoll. Die Datenübertragungsschnittstel-  
le ist über einen internen Datenbus 7 mit einer Datenverar-  
beitungseinheit 8 der Slave-Schaltung 1 verbunden. Darüber  
hinaus ist die Datenübertragungsschnittstelle 2 über einen  
internen Adressbus 9 an die Datenverarbeitungseinheit 8 ange-  
20 schlossen.

In der Slave-Schaltung 1 befindet sich ein Adressregister 10.  
In dem Adressregister 10 ist vor Initialisierung der Slave-  
Schaltung 1 eine vorbestimmte Initialisierungsadresse UIA ge-  
25 speichert. Diese Initialisierungsadresse UIA ist bei einer  
bevorzugten Ausführungsform eine gemeinsame Initialisierungs-  
adresse von einer Vielzahl von seriell verschaltbaren Slave-  
Schaltungen 1. Das Adressregister 10 ist über Leitungen 11  
mit dem internen Datenbus 7 und über Leitungen 12 mit einem  
30 Komparator 13 verbunden. Die Bitbreite  $m$  des Adressregisters  
entspricht der Bitbreite des internen Datenbusses 7. Der Kom-  
parator 13 weist einen weiteren Eingang auf, der über Leitun-  
gen 14 an den internen Adressbus 9 angeschlossen ist. Der  
Komparator 13 vergleicht die in dem Adressregister 10 abge-  
35 speicherte Adresse mit der an dem internen Adressbus 9 anlie-  
genden Adresse. Stimmen die beiden Adressen überein, gibt der  
Komparator 13 über einen Ausgang und eine Leitung 15 ein

Enable-Signal ab, das in einem Anzeigeregister 16 zwischengespeichert wird. Bei dem Anzeigeregister 16 handelt es sich vorzugsweise um ein Anzeige-Flip-Flop. Das Enable-Signal wird ferner über eine Leitung 17 an die Datenübertragungsschnittstelle 2 übertragen.

Empfängt die Datenübertragungsschnittstelle 2 einen Datenrahmen von der Master-Schaltung über den Dateneingang 4, werden die in dem Datenrahmen enthaltenen Adressdaten entsprechend dem vorgegebenen Datenübertragungsprotokoll extrahiert und an den internen Adressbus 9 angelegt. Empfängt daher die Datenübertragungsschnittstelle einen Initialisierungs-Datenrahmen in dessen Adress-Datenfeld sich die vorbestimmte Initialisierungsadresse UIA befindet, erkennt der Komparator 13, dass die in dem Adressregister 10 abgespeicherte Initialisierungsadresse UIA mit der in dem Datenrahmen enthaltenen Adresse identisch ist und generiert ein Enable-Signal. Dieses Enable-Signal wird in dem Anzeige-Flip-Flop 16 zwischengespeichert. Das Anzeigesignal zeigt an, dass die Slave-Schaltung 1 initialisiert ist. Hierzu extrahiert die Datenübertragungsschnittstelle 2 aus dem empfangenen Initialisierungsdatenrahmen die in dem Nutzdatenfeld enthaltenen Daten und speichert diese als zukünftige Adressdaten für die Slave-Schaltung 1 in dem Adressregister 10 ab. Hierdurch ist die Slave-Schaltung 1 für den weiteren Betrieb bezüglich ihrer Adresse initialisiert.

Das Anzeige-Flip-Flop 16 steuert über eine Steuerleitung 18 eine in der Slave-Schaltung 1 vorgesehene Sperrlogik 19 an. Die Sperrlogik 19 weist einen ersten Eingang 20 auf, die über eine Leitung 21 mit dem externen Dateneingang 4 der Slave-Schaltung 1 verbunden ist. Die Sperrlogik 19 verfügt ferner über einen zweiten Eingang 22, der über eine Leitung 23 mit dem Datenausgang der Datenübertragungsschnittstelle 2 verbunden ist. Ein Ausgang 24 der Sperrlogik 19 ist über eine interne Leitung 25 mit einem nachgeschalteten getakteten Synchronisier-Flip-Flop 26 verbunden, dessen Ausgang 27 über ei-

ne interne Leitung 28 mit einem externen Ausgang 29 der Slave-Schaltung 1 verschaltet ist.

Die Sperrlogik 19 sperrt den Datenausgang der Datenübertragungsschnittstelle 2, wenn das Anzeigeregister 16 anzeigt, dass die Slave-Schaltung 1 noch nicht initialisiert ist. Erkennt der Komparator 13, dass der empfangene Datenrahmen ein Initialisierungs-Datenrahmen ist, d.h. dass die aus dem Datenrahmen extrahierte Adresse identisch mit der in dem Adressregister 10 vorab gespeicherten Initialisierungsadresse UIA ist, zeigt das Anzeigeregister 16 die Initialisierung der Slave-Schaltung 1 an und deaktiviert die Sperrlogik 19 über die Steuerleitung 18.

Wie man aus Figur 6 erkennen kann, benötigt die erfindungsgemäße Slave-Schaltung 1 lediglich drei externe Anschlüsse, 4, 5, 29. Die erfindungsgemäße Slave-Schaltung 1 ist daher in einfacher Weise integrierbar, da sie wenige externe Anschlüsse aufweist.

Figur 7 zeigt eine typische Datenstruktur eines Datenrahmens. Der Datenrahmen umfasst ein Start-Flag, welches der Slave-Schaltung 1 anzeigt, dass es einen Datenrahmen empfängt. In dem Adress-Datenfeld befindet sich im normalen Betrieb die Ansprechadresse der Slave-Schaltung 1. Handelt es sich bei dem Datenrahmen jedoch um einen Initialisierungs-Datenrahmen, ist in dem Adress-Datenfeld die der Slave-Schaltung 1 gemeinsame Initialisierungsadresse UIA enthalten. Der Datenrahmen umfasst ein weiteres Steuerungsdatenfeld, in dem sich verschiedene Steuerungsbits, wie beispielsweise Read/Write befinden. Der Datenrahmen umfasst ferner ein Nutzdatenfeld. Im normalen Betrieb befinden sich in dem Nutzdatenfeld die durch die Datenverarbeitungseinheit 8 der Slave-Schaltung 1 zu verarbeitenden Nutzdaten. Handelt es sich bei dem Datenrahmen um einen Initialisierungsdatenrahmen, wird in dem Nutzdatenfeld die zukünftige Ansprechadresse der Slave-Schaltung 1 angege-

ben. An das Nutzdatenfeld schließt sich ein Prüffeld und ein Ende-Anzeige-Flag an.

Im ursprünglichen Auslieferungszustand ist in dem Adressregister 10 der Slave-Schaltung 1 eine vorbestimmte gemeinsame Initialisierungsadresse UIA abgespeichert. Empfängt die Slave-Schaltung 1 den in Figur 7 dargestellten Datenrahmen, der in dem Adress-Datenfeld die Initialisierungsadresse UIA enthält und in dem Nutzdatenfeld die zukünftige Ansprechadresse der Slave-Schaltung 1 extrahiert die Datenübertragungsschnittstelle 2 die Initialisierungsadresse UIA entsprechend dem Datenübertragungsprotokoll und legt sie an den internen Adressbus 9 an. Dadurch erkennt der Komparator 13 die Initialisierung und zeigt dies mittels des Anzeigeregisters 16 der Sperrlogik 19 an. Sobald der Komparator 13 den Empfang des Initialisierungs-Datenrahmens erkennt, steuert er die Datenübertragungsschnittstelle 2 über die Steuerleitung 17 derart an, dass diese die in dem Nutzdatenfeld enthaltene Adresse über den internen Datenbus 7 abgibt, wobei diese Adresse durch das Adressregister 10 für die zukünftige Adressierung der Slave-Schaltung 1 abgespeichert wird.

Die erfindungsgemäße Slave-Schaltung 1, wie sie in Figur 6 dargestellt ist, eignet sich hervorragend zur seriellen Verschaltung mit weiteren in gleicher Weise aufgebauten Slave-Schaltungen. Figur 8 zeigt eine Master-Slave-Schaltungsanordnung gemäß der Erfindung, bei der drei Slave-Schaltungen 1, wie sie in Figur 6 dargestellt sind, seriell verschaltet sind und gemeinsam mit einer Master-Schaltung eine Ringstruktur bilden.

Bei der in Figur 8 dargestellten Schaltungsanordnung werden die verschiedenen Slave-Schaltungen Slave 1-1, 1-2, 1-3 und die Master-Schaltung 30 über eine gemeinsame Taktsignalleitung 31 mit einem Taktsignal versorgt. Der Datenausgang 29-i einer Slave-Schaltung 1-i ist jeweils über eine Datenleitung

32-i mit dem Dateneingang  $4-i + 1$  der nachgeschalteten Slave-Schaltung 1-(i+1) verbunden.

Der externe Dateneingang 4-1 der ersten Slave-Schaltung 1-1 ist über eine Datenleitung 33 mit einem Datenausgang 34 der Masterschaltung 30 verbunden. Der Datenausgang 29-3 der letzten seriell verschalteten Slave-Schaltung 1-3 ist über eine Datenleitung 35 mit dem Dateneingang 36 der Master-Schaltung 30 verbunden.

Bei der in Figur 8 dargestellten Schaltungsanordnung sind lediglich drei Slave-Schaltungen 1 seriell verschaltet. Bei einer alternativen Ausführungsform ist die Anzahl der seriell verschalteten Slave-Schaltungen 1-i wesentlich höher und beträgt beispielsweise 256 seriell verschaltete Slave-Schaltungen 1-i.

Figur 8 zeigt eine besondere Ausführungsform der in der Slave-Schaltung 1 vorgesehenen Sperrlogik 19. Der Datenausgang 23-i der in Figur 8 dargestellten HDLC-Datenübertragungsschnittstelle 2-i ist im inaktiven Zustand der Datenübertragungsschnittstelle logisch hoch. Ferner ist das Anzeige-Flip-Flop 16-i ebenfalls logisch hoch, wenn die Komparatoranschaltung 13 erkennt, dass noch keine Initialisierung erfolgt ist.

Bei der in Figur 8 dargestellte bevorzugten Ausführungsform der Sperrlogik 19 umfasst die Sperrlogik 19 ein Oder-Gatter 37 und ein nachgeschaltetes Und-Gatter 38. Das Oder-Gatter besitzt einen ersten Eingang, der mit dem externen Eingang 4-i der Datenübertragungsschnittstelle und dessen zweiter Eingang mit dem Anzeige-Flip-Flop 16-i verbunden ist. Das Und-Gatter 38-i der Sperrlogik 19-i umfasst einen ersten Eingang, der mit dem Ausgang des Oder-Gatters 37-i und dessen zweiter Eingang mit dem Datenausgang 23-i der Datenübertragungsschnittstelle 2-i verbunden ist.

Bei der in Figur 8 dargestellten Schaltungsanordnung bilden die Master-Schaltung 30 und die seriell verschalteten Slave-Schaltungen 1 eine Ringstruktur bzw. eine sog. Daisy-Chain-Schaltung. Zur Initialisierung der seriell verschalteten Slave-Schaltungen 1 gibt die Master-Schaltung 30 nacheinander mehrere Initialisierungs-Datenrahmen über den Datenausgang 34 und die Leitung 33 an die seriell verschalteten Slave-Schaltungen 1 ab. Der erste Initialisierungs-Datenrahmen enthält in seinem Adress-Datenfeld die in allen Slave-Schaltungen zunächst abgespeicherte gemeinsame Initialisierungsadresse UIA und als Nutzdaten die zukünftige Ansprechadresse der ersten Slave-Schaltung 2-1. Die Slave-Schaltung 2-1 erkennt den Initialisierungs-Datenrahmen anhand der darin enthaltenen Initialisierungs-Adresse und speichert die in dem Datenrahmen enthaltene zukünftige Ansprechadresse in dem Adressregister 10 ab. Das Anzeige-Flip-Flop 16-1 der ersten Slave-Schaltung 1 wird logisch null, so dass die an dem Dateneingang 4-1 ankommenden weiteren Datenrahmen über das Oder-Gatter 37-1 bis zu dem Und-Gatter 38-1 gelangen. Falls einer der beiden Dateneingänge an dem Und-Gatter 31-1 logisch null ist und der Ausgang des Und-Gatters 38-1 ebenfalls null können die seriell übertragenen Datenbits der Datenrahmen über das Synchronisier-Flip-Flop 26-1 und die Leitung 32-1 bis an den Dateneingang 4-2 der nächsten Slave-Schaltung 1-2 gelangen. Sobald die erste Slave-Schaltung 1-1 initialisiert ist, kann daher der nächste Datenrahmen der von der Master-Schaltung über die Leitung 33 abgegeben wird, bis zu der nächsten seriell verschalteten Slave-Schaltung 1-2 gelangen. Wenn es sich bei dem nächsten Datenrahmen ebenfalls um einen Initialisierungs-Datenrahmen handelt, wird die nächste Slave-Schaltung 1-2 in gleicher Weise wie die erste Slave-Schaltung 1-2 initialisiert und macht den Datenweg zu der nachgeschalteten Slave-Schaltung 1-3 frei und so fort. Die Initialisierung wird so lange fortgesetzt, bis alle seriell verschalteten Slave-Schaltungen 1-i initialisiert sind und bis die Master-Schaltung 30 über die Datenleitung 35 selbst einen Initialisierungs-Datenrahmen empfängt und als solchen erkennt. Ein



Vorteil der schaltungstechnischen Anordnung, wie sie in Figur 8 dargestellt ist, besteht darin, dass die Master-Schaltung 30 bei Einleitung des Initialisierungsvorgangs keine Kenntnis über die Anzahl der seriell verschalteten Slave-Schaltungen 1-i benötigt.

Figur 9 zeigt ein Ablaufdiagramm zur Erläuterung der Funktionsweise des erfindungsgemäßen Verfahrens zur Initialisierung von Slave-Schaltungen. Bei dem erfindungsgemäßen Verfahren sendet die Master-Schaltung 30 solange Initialisierungs-Datenrahmen, die jeweils eine in den Slave-Schaltungen 1-i gespeicherte gemeinsame Initialisierungsadresse UIA und eine durch die Master-Schaltung zugewiesene Adresse für die Slave-Schaltung 1-i enthalten, an die seriell verschalteten Slave-Schaltungen, bis die Master-Schaltung 30 einen von ihr selbst gesendeten Initialisierungs-Datenrahmen empfängt.

Bei dem in Figur 9 dargestellten Beispiel wird der Slave-Schaltung 1-1 die Adresse 01h, der Slave-Schaltung 1-2 die Adresse 02h und der Slave-Schaltung 1-3 die Adresse 03h durch die Master-Schaltung 30 zugewiesen. Hierzu sendet die Master-Schaltung 30 in den Schritten S1, S2, S3 nacheinander drei Initialisierungs-Datenrahmen über die Leitung 33.

Der in Schritt S4 gesendete vierte Initialisierungs-Datenrahmen wird im Schritt S5 durch die Master-Schaltung 30 unverändert empfangen, so dass die Initialisierung der Slave-Schaltungen von 1-1 bis 1-3 im Schritt S6 abgeschlossen wird. Anschließend geht die Master-Schaltung 30 in den Normalbetrieb über und versendet Datenrahmen, die die initialisierten Adressen der Slave-Schaltungen sowie Nutzdaten enthalten.

Ein Vorteil der in Figur 8 dargestellten Schaltungsanordnung besteht darin, dass keine Pull-Up-Widerstände notwendig sind. Dies ermöglicht höhere Datenübertragungsraten, beispielsweise bis zu 30 MHz für Slave-Schaltungen mit 3,3 V TTL-kompatiblen Anschluss-Pads. Die Anzahl der seriell verschaltbaren Slave-

Schaltungen ist im Prinzip unbegrenzt und wird durch die Anzahl der Adressbits in dem Adressfeld des Datenrahmens bestimmt. Die Anzahl der Pads beträgt pro Slave-Schaltung 1-i lediglich drei, so dass die Slave-Schaltungen 1-i in einfacher Weise integrierbar sind.

## Patentansprüche

## 1. Slave-Schaltung mit:

- 5 (a) einer Datenübertragungsschnittstelle (2) zur Verarbeitung von Datenrahmen;  
(b) einem Adressregister (10) zum Speichern einer Adresse;  
(c) einem Komparator (13) zum Vergleichen der in dem Adress-  
10 übertragungsschnittstelle (2) in einem Datenrahmen übertrage-  
nen Adresse;  
(d) einem Anzeigeregister (16), das die Initialisierung der  
Slave-Schaltung (1) anzeigt, wenn die an die Datenübertra-  
gungsschnittstelle (2) der Slave-Schaltung (1) übertragene  
15 Adresse identisch mit einer vorbestimmten Initialisierungs-  
Adresse (UIA) für die Slave-Schaltung (1) ist.

## 2. Slave-Schaltung nach Anspruch 1,

d a d u r c h g e k e n n z e i c h n e t ,

- 20 dass die Datenübertragungsschnittstelle (2) einen externen  
Dateneingang (4) zum Empfangen von Datenrahmen von einer Mas-  
terschaltung (30),  
einen Datenausgang (23) zur Abgabe von Daten,  
einen internen Datenausgang zur Abgabe der aus dem empfange-  
25 nen Datenrahmen entsprechend einem Datenübertragungsprotokoll  
extrahierten Daten an eine Datenverarbeitungseinheit (8),  
einen internen Adressausgang zur Abgabe der aus dem empfange-  
nen Datenrahmen entsprechend dem Datenübertragungsprotokoll  
extrahierten Adresse an die Datenverarbeitungseinheit (8) und  
30 einen Taktsignaleingang (5) zum Empfang eines Taktsignals  
aufweist.

## 3. Slave-Schaltung nach Anspruch 1,

d a d u r c h g e k e n n z e i c h n e t ,

- 35 dass die übertragenen Datenrahmen mindestens ein erstes Da-  
tenfeld für eine Adresse und  
ein zweites Datenfeld zur Übertragung von Nutzdaten aufweist.

4. Slave-Schaltung nach Anspruch 1,  
dadurch gekennzeichnet,  
dass im Adressregister (10) der Slave-Schaltung (1) vor der  
5 Initialisierung durch die Master-Schaltung (30) die Initiali-  
sierungsadresse (UIA) gespeichert ist.

5. Slave-Schaltung nach Anspruch 4,  
dadurch gekennzeichnet,  
10 dass das Adressregister (10) die an die Datenübertragungs-  
schnittstelle (2) in dem zweiten Datenfeld des Datenrahmens  
übertragenen Daten als zukünftige Adresse der Slave-Schaltung  
(1) abspeichert, wenn die in dem ersten Datenfeld des Daten-  
rahmens übertragene Adresse identisch mit der vorbestimmten  
15 Initialisierungsadresse (UIA) ist.

6. Slave-Schaltung nach Anspruch 5,  
dadurch gekennzeichnet,  
dass das Anzeigeregister (10) ein Flip-Flop ist, das durch  
20 den Komparator (13) angesteuert wird.

7. Slave-Schaltung nach Anspruch 1 bis 6,  
dadurch gekennzeichnet,  
dass eine Sperrlogik (19) vorgesehen ist, die den Datenaus-  
25 gang (23) der Datenübertragungsschnittstelle (2) sperrt, wenn  
das Anzeigeregister (16) keine Initialisierung der Slave-  
Schaltung (1) anzeigt.

8. Slave-Schaltung nach einem der vorangegangenen Ansprüche  
30 dadurch gekennzeichnet,  
dass der Datenausgang (23) im inaktiven Zustand der Daten-  
übertragungsschnittstelle (2) logisch hoch ist und dass das  
Anzeige-Flip-Flop (16) logisch hoch ist, wenn die Slave-  
Schaltung (1) nicht initialisiert ist.

35

9. Slave-Schaltung nach Anspruch 8,  
dadurch gekennzeichnet,

dass die Sperrlogik (19) aufweist:

ein Oder-Gatter (37), dessen erster Eingang mit dem externen Dateneingang (4) der Datenübertragungsschnittstelle (2) und dessen zweiter Eingang mit dem Anzeige-Flip-Flop (16) verbunden ist und

ein Und-Gatter (38), dessen erster Eingang mit dem Ausgang des Oder-Gatters (37) und dessen zweiter Eingang mit dem Datenausgang (23) der Datenübertragungsschnittstelle (2) verbunden ist.

10. Slave-Schaltung nach Anspruch 7,

d a d u r c h g e k e n n z e i c h n e t ,

dass der Sperrlogik (19) ein Synchronisier-Flip-Flop (26) nachgeschaltet ist.

11. Slave-Schaltung nach Anspruch 10,

d a d u r c h g e k e n n z e i c h n e t ,

dass die Slave-Schaltung (1) mit mindestens einer weiteren Slave-Schaltung (1) seriell verschaltbar ist, wobei jeweils

der Ausgang (29) eines Synchronisier-Flip-Flops (26) mit dem externen Dateneingang (4) der weiteren nachgeschalteten Slave-Schaltung (1) verbunden ist.

12. Slave-Schaltung nach Anspruch 11,

d a d u r c h g e k e n n z e i c h n e t ,

dass die seriell verschalteten Slave-Schaltungen (1-i) mit einer Master-Schaltung (30) zu einer Ringstruktur verschaltet sind, wobei der externe Dateneingang (4-1) der ersten Slave-Schaltung (1-1) mit einem Datenausgang (34) der Masterschaltung (30) verbunden ist und der Ausgang (29-N) des Synchronisier-Flip-Flops (29-N) der letzten Slave-Schaltung (1-N) mit einem Dateneingang (36) der Master-Schaltung (30) verbunden ist.

13. Slave-Schaltung nach Anspruch 12,

d a d u r c h g e k e n n z e i c h n e t ,

dass die seriell verschalteten Slave-Schaltungen (1-i) eine gemeinsame vorbestimmte Initialisierungsadresse (UIA) aufweisen.

5 14. Slave-Schaltung nach einem der vorangehenden Ansprüche  
d a d u r c h g e k e n n z e i c h n e t ,  
dass die Slave-Schaltung (1) eine integrierte Schaltung mit  
drei Anschlüssen ist, nämlich  
einem ersten Anschluss (4), der mit dem Dateneingang der Da-  
10 tenübertragungsschnittstelle (2) verbunden ist,  
einem zweiten Anschluss (29), der mit dem Ausgang (27) des  
Synchronisier-Flip-Flops (26) verbunden ist, und  
einem dritten Anschluss (5), der mit dem Takteingang der Da-  
tenübertragungsschnittstelle (2) und dem Takteingang des Syn-  
15 chronisier-Flip-Flops (26) verbunden ist.

15. Slave-Schaltung nach einem der vorangehenden Ansprüche  
d a d u r c h g e k e n n z e i c h n e t ,  
dass das Datenübertragungsprotokoll zur Verarbeitung der ü-  
20 bertragenen Datenrahmen ein HDLC-Protokoll ist.

16. Verfahren zur Initialisierung von Slave-Schaltungen (1),  
die mit einer Master-Schaltung (30) in einer Ringstruktur  
verschaltet sind, wobei  
25 die Master-Schaltung (30) Initialisierungs-Datenrahmen,  
die jeweils eine in den Slave-Schaltungen (1-i) gespeicherte  
gemeinsame Initialisierungsadresse (UIA) und eine durch die  
Master-Schaltung (30) zugewiesene Adresse für die Slave-  
Schaltung (1-i) enthalten,  
30 an die seriell verschalteten Slave-Schaltungen (1-i) sendet,  
bis die Master-Schaltung (30) einen gesendeten Initialisie-  
rungs-Datenrahmen empfängt.

17. Verfahren nach Anspruch 16,  
35 d a d u r c h g e k e n n z e i c h n e t ,  
dass eine Slave-Schaltung (1-i) eine Weiterleitung eines Da-  
tenrahmens an eine nachgeschaltete Slave-Schaltung (1-i+1)

sperrt, bis sie durch einen empfangenen Initialisierungs-Datenrahmen initialisiert wird.

18. Verfahren nach Anspruch 16 oder 17,  
5 d a d u r c h g e k e n n z e i c h n e t ,  
dass eine Slave-Schaltung (1-i) bei Empfang eines Initialisierungs-Datenrahmens die in dem Initialisierungs-Datenrahmen enthaltene Adresse als zukünftige eigene Adresse abspeichert.

## Zusammenfassung

Slave-Schaltung mit einer Datenübertragungsschnittstelle (2) zur Verarbeitung von Datenrahmen; einem Adressregister (10) zum Speichern einer Adresse; einem Komparator (13) zum Vergleichen der in dem Adressregister (10) gespeicherten Adresse mit einer an die Datenübertragungsschnittstelle (2) in einem Datenrahmen übertragenen Adresse; einem Anzeigeregister (16), das die Initialisierung der Slave-Schaltung (1) anzeigt, wenn die an die Datenübertragungsschnittstelle (2) der Slave-Schaltung (1) übertragene Adresse identisch mit einer vorbestimmten Initialisierungs-Adresse (UIA) für die Slave-Schaltung (1) ist.

(Figur 6)





## Bezugszeichenliste

	1	Slave-Schaltung
5	2	Datenübertragungsschnittstelle
	3	Leitung
	4	Dateneingang
	5	Takteingang
	6	Leitung
10	7	externer Datenbus
	8	Datenverarbeitungseinheit
	9	interner Adressbus
	10	Adressregister
	11	Leitungen
15	12	Leitungen
	13	Komparator
	14	Leitungen
	15	Anzeigeleitung
	16	Anzeigeregister
20	17	Anzeigeleitung
	18	Steuerleitung
	19	Sperrlogik
	20	Eingang
	21	Leitung
25	22	Eingang
	23	Datenausgang
	24	Ausgang
	25	Leitung
	26	Synchronisier-Flip-Flop
30	27	Ausgang
	28	Leitung
	29	Slave-Schaltungsausgang
	30	Master-Schaltung
	31	Taktleitung
35	32	Datenleitung
	33	Datenleitung
	34	Datenausgang

35 Datenleitung

36 Dateneingang

37 Oder-Gatter

38 Und-Gatter

1/9

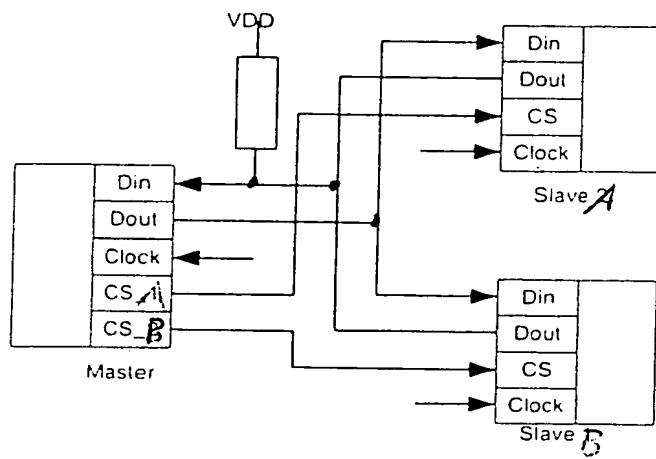


Fig. 1

Stand der  
Technik

2/g

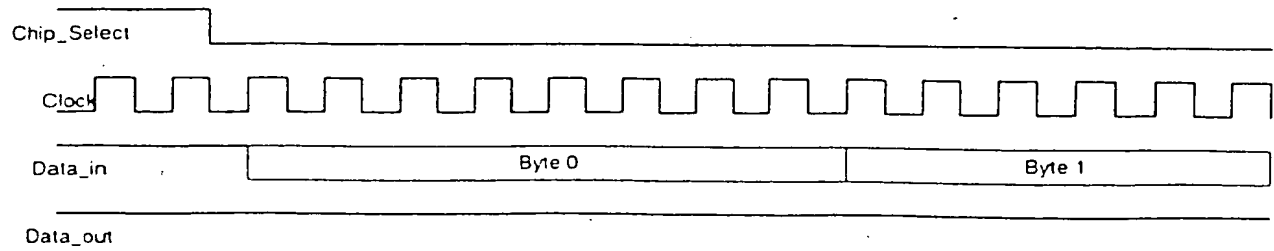


Fig. 2

Stand de  
Technik

3/9

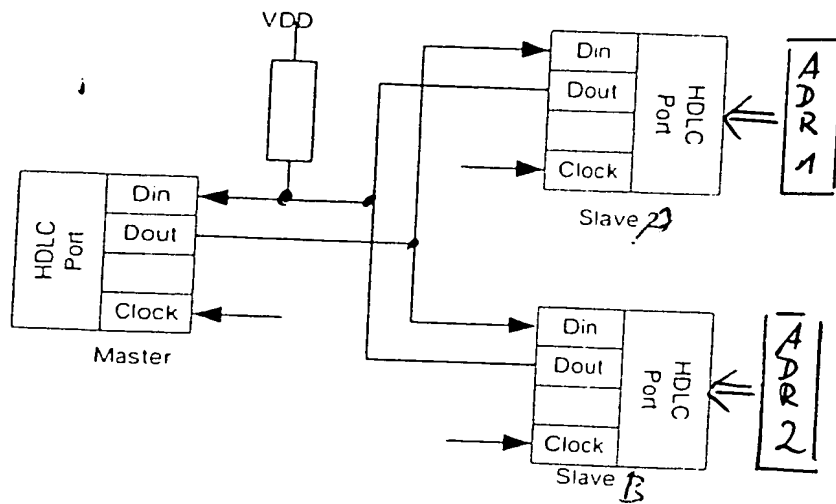


Fig.3 Stand de Technique

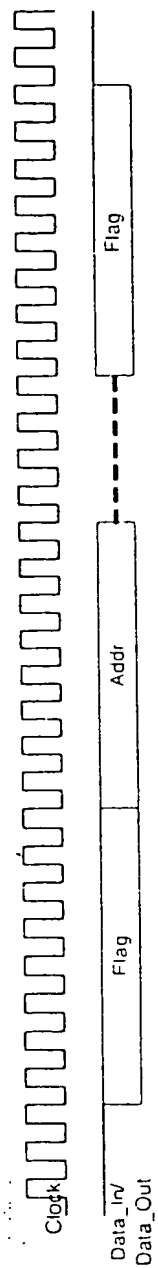


Fig. 4

*Serial data  
Technique*

*4/9*

5/9

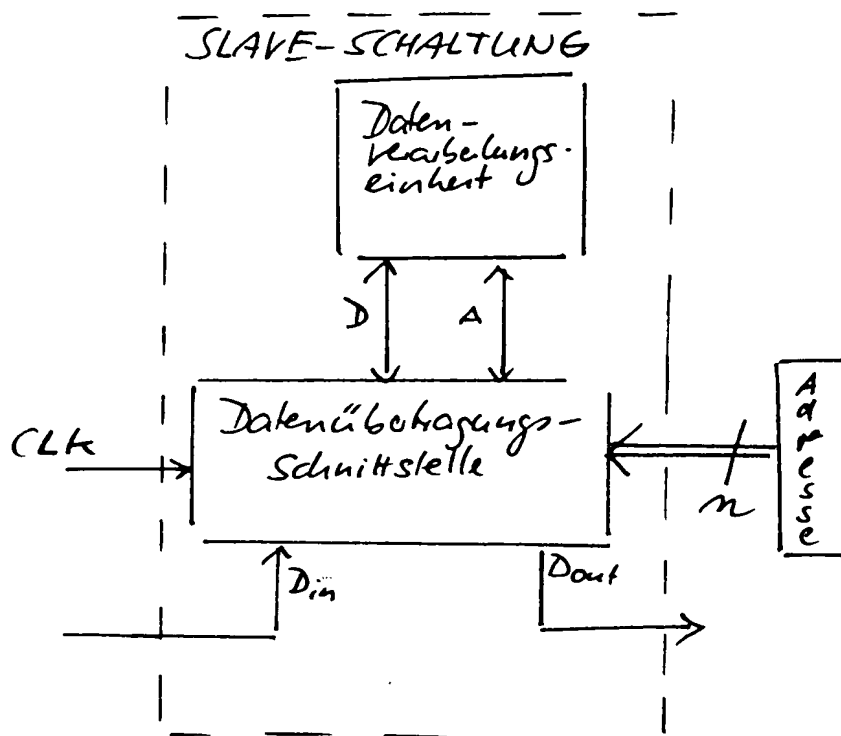


Fig. 5.

Stand der  
Technik



6/9

Slave-Schaltung

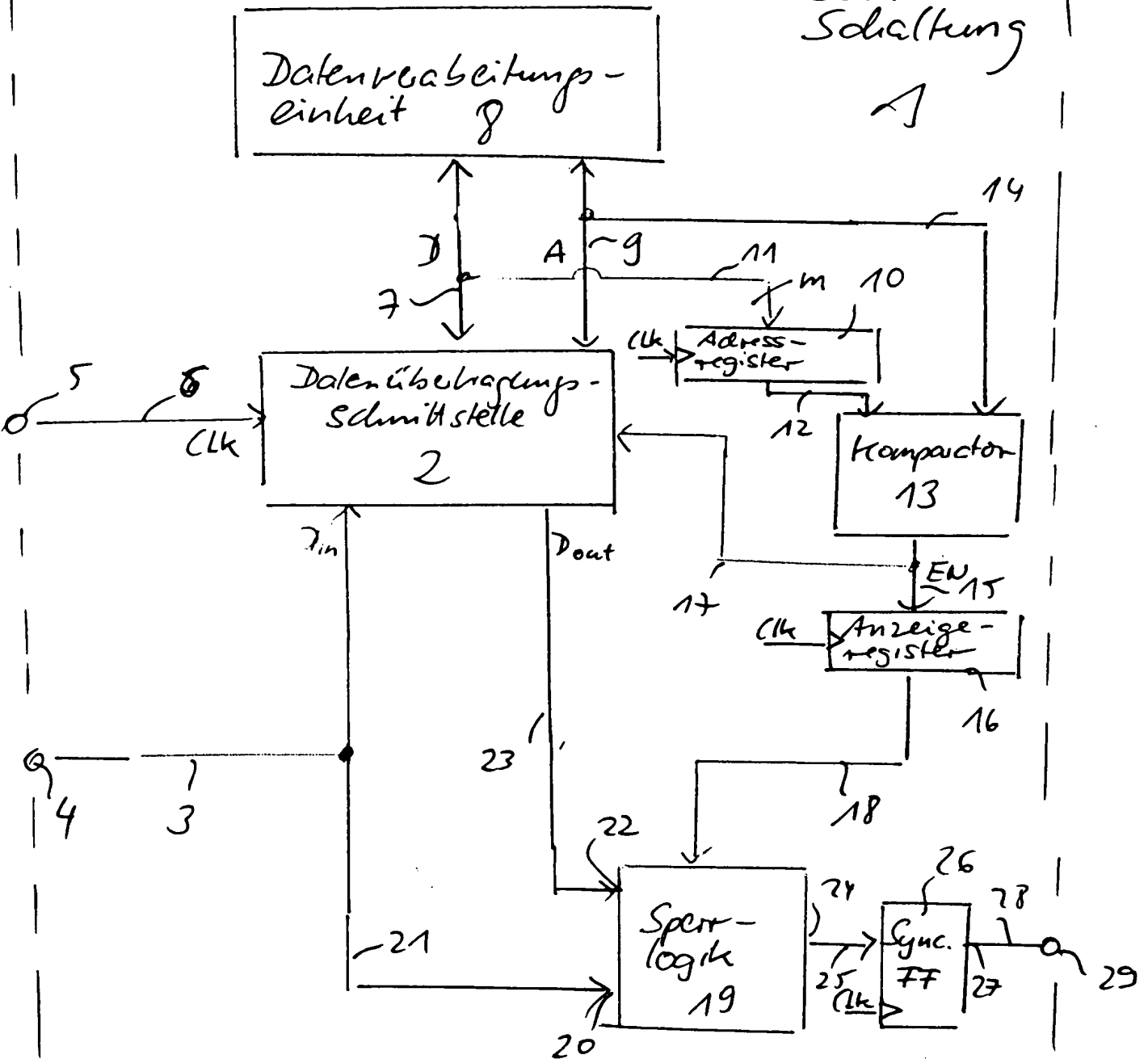


Fig. 6

Datenrahmen  
↓

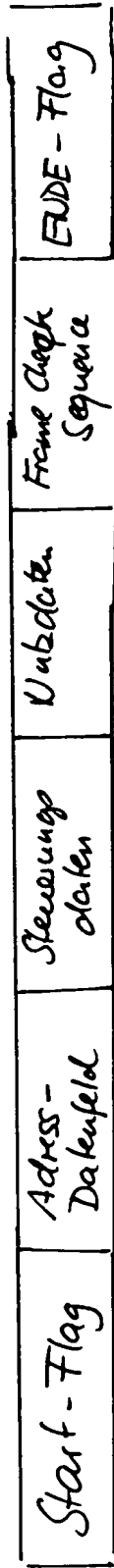


Fig. 7

2/9

8/9

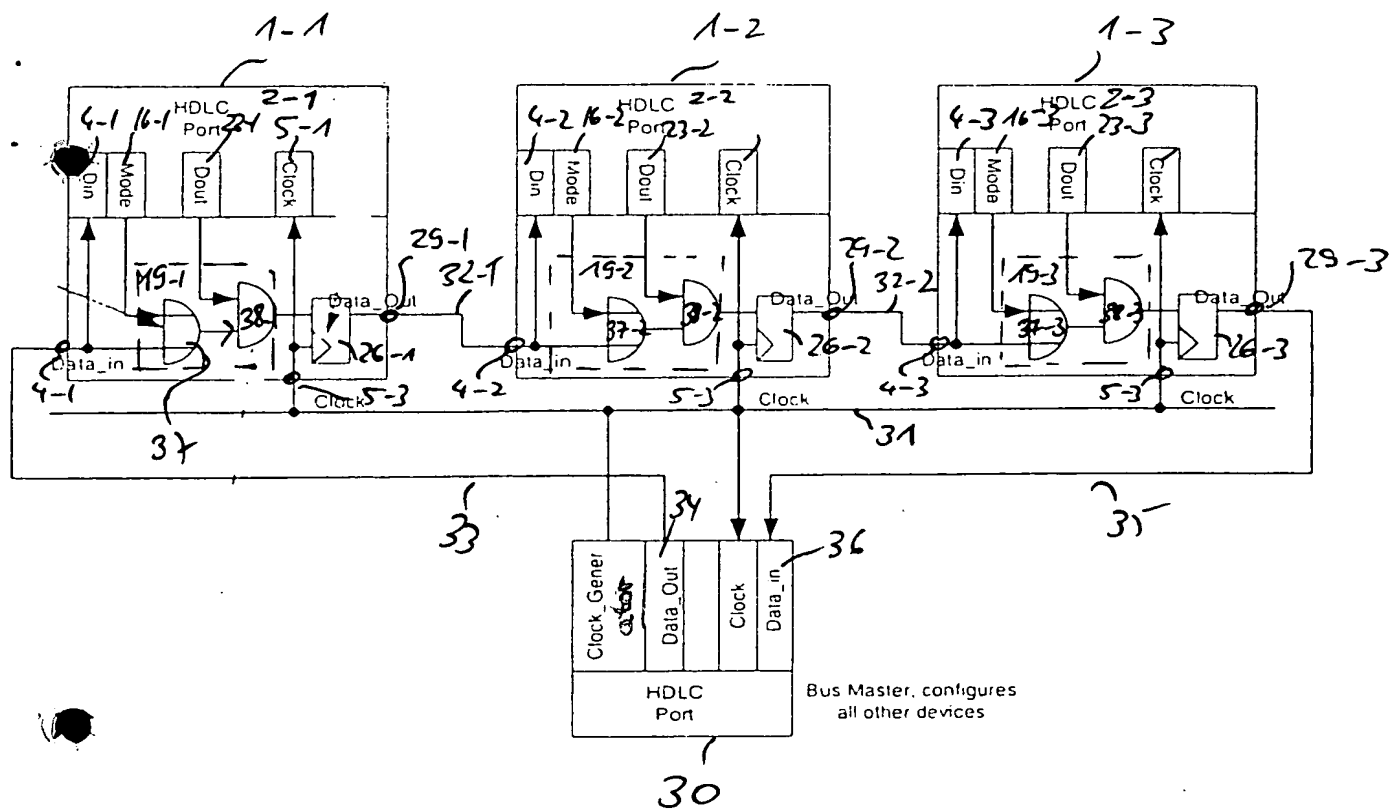


Fig. 8

4/9

